디지털회로설계 HW#3

FPGA에 관한 조사

20161453 전자공학과

김규래

FPGA는 Field-Programmable Gate Array를 뜻한다. 공장이나 현장에서 직접 프로그래밍이 가능한 디지털 하드웨어 자체는 FPGA가 최초가 아니다. 이전에도 PROM(Programmable Read Only Memory)를 시작으로 PLA(Programmable Logic Array) 등과 같은 형태의 프로그램 가능한 하드웨어들이 있었다. 또한 같은 FPGA라도 그 구현방법은 매우 다양하다. 본 조사에서는 FPGA까지 프로그래밍 가능한 하드웨어가 발전하게 된 과정과 현재 산업에서 사용되고 있는 FPGA들의 구조를 알아보았다.

1. PLD

초창기의 프로그래밍 가능한 하드웨어로는 PROM이 있다. Programmable Read Only Memory는 1956년에 한 중국계 미국 미사일 공학자가 개발한 소자로, 일회에 한하여 내부의 데이터를 설정할 수가 있었다. 오늘날에 “CD를 버닝한다”는 표현은 이 소자가 정말로 데이터를 설정할 때 내부에 도선역할을 하는 다이오드들을 태워버리는 과정을 거쳤었기 때문에 생긴 것이다. 이 PROM에서 주소 버스를 논리 데이터 인풋으로, 데이터 버스를 논리 데이터 아웃풋으로 사용하는 식으로 논리회로를 프로그래밍 할 수 있었다고 한다. <Figure 1>은 PROM의 내부를 표현한 것이다. A, B, C는 각각 주소 버스에 해당하고, 는 각각 데이터 버스에 해당한다. X로 표시된 노드들은 ‘버닝’작업을 통해 물리적으로 프로그래밍된다. 이 노드들을 프로그래밍하여 마지막에 Sum Of Products 꼴의 회로 한 단을 만들 수 있다. 중간에 보이는 AND게이트들은 주소값 해독단이다. 일반적인 논리함수들은 많은 논리곱들을 필요로 하지 않는다. PROM은 주소해독 단계에서 모든 가능한 논리곱 조합들을 다 갖고 있기 때문에 논리함수 구현의 목적에는 비효율적이다. 그로 인해 프로그래밍 가능한 회로의 목적으로는 널리 사용되지 못했다.

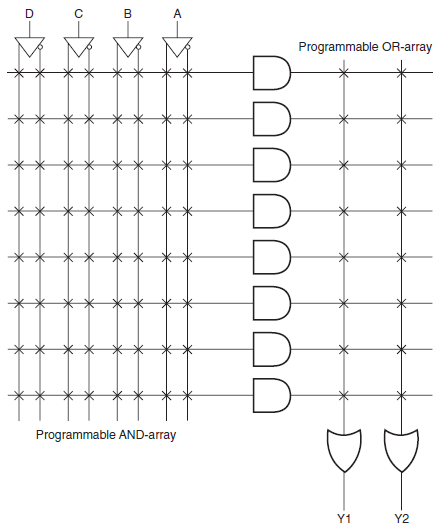
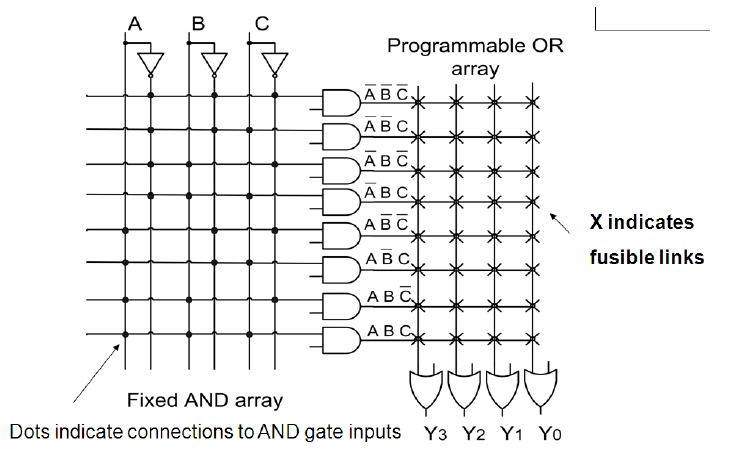
이후 등장한 것은 Field-Programmable Logic Arrays로, 줄여서 FPLA, 주로 PLA로 불린다. PLA는 1970년에 Texas Instruments사가 IBM의 Read-only Associative Memory를 기반으로 개발했다. 이 경우에는 단순한 PROM과는 다르게 AND게이트들의 조합과 출력신호의 INVERT 조합도 직접 프로그래밍할 수 있었다. PROM이 결론적으로 PROM은 OR게이트들에 대한 조합만 프로그래밍할 수 있다면, PLA는 AND게이트와 OR게이트, 논립합의 출력신호의 INVERT 여부도 프로그래밍할 수 있었다. <Figure 2>는 PLA를 간단하게 표현한 것이다. 문제는 PLA들은 생산단가가 높고, 딜레이 문제가 존재했다. 이 때문에 후에 PAL이라는 새로운 종류의 프로그래밍이 가능한 하드웨어 종류가 등장하게 됐다.

Figure 1

Figure 2

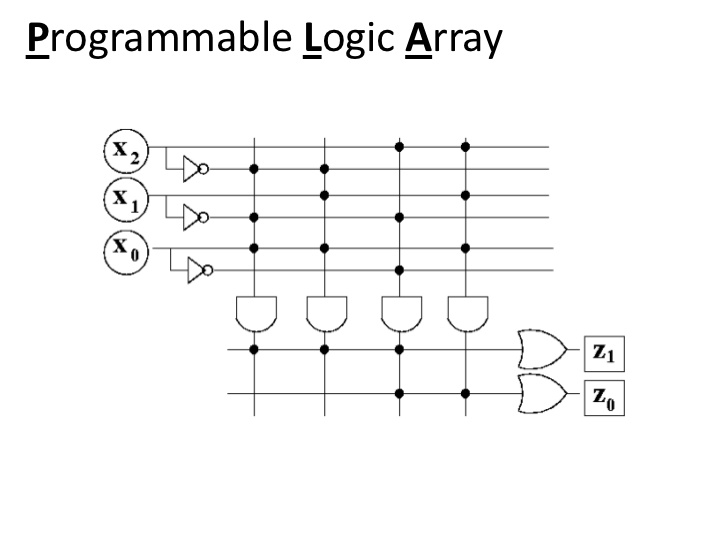
PAL은 Programmable Array Logic의 약자로, PLA의 높은 생산단가와 생산난이도를 해결하기 위해 등장했다. PAL의 경우 PLA에서 AND게이트 배선만 프로그래밍할 수 있게 제한한 것으로, OR게이트의 다양한 조합들을 제공하기 위해서 OR게이트들의 배선에 따라 여러 종류로 나눠서 팔게 됐다. <Figure 3>은 PAL의 예를 보여준 것이다.

Figure 3

PROM, PLA, PAL 등과 같은 형태의 하드웨들를 묶어서 Simple Programmable Logic Device, SPLD 라고 부른다고 한다. 오늘날에도 여전히 SPLD와 비슷한 형태의 하드웨어들이 생산되고 있으며 이들은 Complex Programmable Logic Device, CPLD라고 부른다고 한다. 현재 CLPD들의 집적도가 50개의 SLPD에 해당한다면, 더 이상의 집적도를 얻어내기가 힘들다.

1. MPGA

LPD들보다 더 높은 집적도를 나타내는 범용 하드웨어는 Gate Array들로, 전통적인 Gate Array들은 Mask-Programmable Gate Array, MPGA라고 불린다. MPGA는 수 많은 트랜지스터들이 여러 열로 배치된 형태로 생산된다. 생산과정에서 이 트랜지스터들의 배열을 사용자가 제공한 설계에 따라 설정한다. MGPA는 생산단계에서 배선이 설정되는 만큼 Field-Programmable이라고 정의할 수는 없으나, MPGA의 설계는 곧 FPGA의 등장으로 이어진다.

1. FPGA

FPGA는 MPGA와 비슷하게 여러 Configurable Logic Block, CLB들이 여러 열로 배치돼있으며 배선을 사용자가 현장에서 설정할 수 있다. FPGA는 높은 집적도를 보이면서도 사용자가 직접 배선을 설정할 수 있는 하드웨어이기 때문에 오늘날 전자공학 산업을 구성하는 중요한 부분이다.

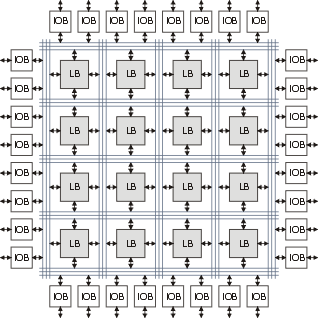
<Figure 4>는 FPGA의 구조를 나타내는 도표로 LB는 Logic Block들을 나타내고, IOB는 Input-Output Block 각 행/열에 연결돼서 입출력을 관장한다. FPGA들은 추상화된 모델로는 이런 형태를 일반적으로 갖고 있으나, 이러한 구조를 구현하는 기술과 방법들이 매우 다양하다. FPGA를 구현하는 기술별들을 간단하게 알아보았다.

Figure 4

1. SRAM기반 FPGA

Xilinx사의 X2000, X3000, X4000, X5000 등의 많은 FPGA들은 SRAM기반의 설계를 갖고 있다.

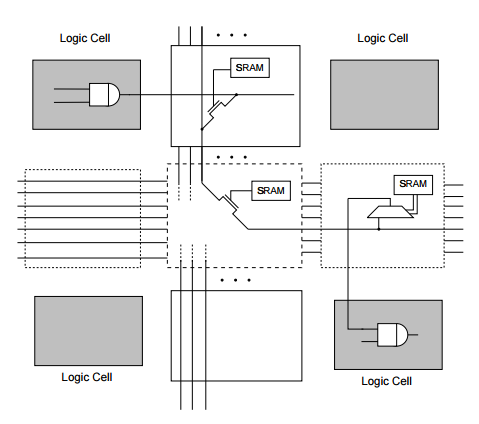
<Figure 5>는 SRAM이 사용되는 FPGA의 모습을 표현하고 있는데, LB에서의 배선으로의 출력을 연결하는 트랜지스터를 SRAM이 관장하고 있는 것을 볼 수 있다. 그 밑에는 배선으로부터 오는 신호가 SRAM이 커플링된 트랜지스터를 거쳐 SRAM이 커플링된 멀티플랙서로 연결돼 있다. 이 멀티플랙서가 해당하는 LB로 신호를 보내준다. 이 때 멀티플랙서는 디지털이나 아날로그 신호를 여러 경로들 중에 해당되는 경로로 이어주는 역할을 하는 소자이다. SRAM이 <Figure 5>에서 나온 역할들 중에 어느 것에서 사용되는지는 FPGA 제품별로 다르다.

Figure 5

SRAM기술을 사용한 FPGA들의 장점은 SRAM들이 MOS기술을 이용하여 제작되기 때문에 소모 전력이 매우 적다. 재프로그래밍 가능 횟수가 굉장히 길다. 문제는 한 SRAM 셀을 만들기 위해서는 총 6개의 트랜지스터들이 필요하다. 따라서 면적 사용이 비효율적이다. 그리고 SRAM은 휘발성 메모리 소자이기 때문에 FPGA에 전력이 끊기면 다시 프로그래밍해줘야 한다는 치명적인 단점이 있다. 이러한 단점에 대한 대안으로 비휘발성 플래시 메모리인 EEPROM 이나 EPROM을 사용하는 방법이 있다. 문제는 EEPROM/EPROM은 MOS공정을 따르지 않는 다는 것이고 SRAM과 다르게 재프로그래밍을 많이 할 수 없다. 이러한 이유로 산업에서는 플래시 메모리를 사용한 FPGA를 거의 사용하지 않는다.

1. Anti-Fuse기반 FPGA

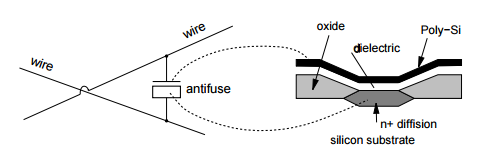
플래시 기술과 SRAM 기술에 대한 대안으로 사용될 수 있는 것은 Anti-Fuse로, Actel사의 FPGA들과 Xilinx사의 XC8100 등이 있다.

Figure 6

<Figure 6>는 antifuse이 FPGA에서 사용되는 모습과 단면도이다. Antifuse는 평상시에는 고임피던스이다가 높은 전압이 걸리면 전류를 흐르게 하는 특성을 가지고 있다. 프로그래밍 이전에는 antifuse 내부의 절연체가 전류의 흐름을 차단하다 프로그래밍이후에는 이 절연체가 얇아져서 전류가 잘 흐르게 된다. 이처럼 Antifuse는 물리적으로 프로그래밍되기 때문에 프로그래밍이 일회만 가능하다.

Antifuse는 가장 큰 담점은 1회만 프로그래밍이 가능하다는 것이다. 반면에 다른 기술들에 비해 기생 캐패시턴스가 저항이 적고, 차지하는 면적이 적다는 장점이 있다. 또한 MOS기술을 개량해서 생산할 수 있다[[1]](#footnote-1).

이처럼 FPGA를 만드는 중심 기술에는 SRAM, 플래시 메모리, antifuse 총 3가지가 있는데 이들의 장점과 단점 모두가 다양하고 다른 기술에 비해 한가지 기술이 더 큰 강점을 갖고 있지 않다. 다만 현재 시장에서는 SRAM이 제일 많이 사용되고 있다고 한다.

1. 조사 과정에서 사용한 일부 자료들에서는 MOS기술로 사용할 수 없다는 것을 단점으로 기술했다. 이는 엄밀한 표준MOS 기술을 사용할 수 없다는 의미인 것으로 추정되는데, 다른 자료에서는 MOS기술을 개량하여 사용할 수 있다는 것을 ‘장점’으로 기술했다. 후자가 더 관련 근거를 많이 제시해서 본문에서는 장점인 것으로 적었다. 단점이라고 기술한 자료는 다음과 같다.

   “Tree-based Heterogeneous FPGA Architectures”, U. Farooq et al., Springer Science Business Media New York 2012 [↑](#footnote-ref-1)